

# 陷阱效应对 4H-SiC MESFET 频率特性的影响

吕红亮<sup>1</sup>, 张义门<sup>1</sup>, 张玉明<sup>1</sup>, 车 勇<sup>2</sup>, 王悦湖<sup>1</sup>, 邵 科<sup>1</sup>

(1. 西安电子科技大学微电子学院教育部宽禁带半导体重点实验室, 陕西西安 710071;  
2. 武警工程学院军械运输系, 陕西西安 710086)

**摘 要:** 针对 4H-SiC 射频 MESFET 中的陷阱效应, 建立了基于解析模型的器件小信号参数模型, 引入能够反映陷阱影响的参数  $R_{ds}''$ 、 $g_m''$ 、 $C_{ss}$  等, 从而能够由此分析器件特性随频率偏移的情况. 对沟道缓冲层界面深能级陷阱的分析表明, 4H-SiC MESFET 的跨导既有正向偏移, 也有负向偏移. 偏移频率在室温下不足 1Hz, 但在 600K 的温度下则可达 MHz 的量级. 结合自热效应模型, 论文还分析了栅、漏极偏置和温度对器件频率偏移特性的影响. 模拟结果表明, 随着温度的上升, 偏移频段上升. 本文的模拟分析对器件的设计提供了理论上的依据.

**关键词:** 碳化硅; MESFET; 深能级陷阱; 频率特性

**中图分类号:** TN304.2      **文献标识码:** A      **文章编号:** 0372-2112 (2008) 05-0933-04

## The Influence of Trapping Effect on Frequency Characteristics in 4H SiC MESFETs

LÜ Hong-liang<sup>1</sup>, ZHANG Yi-men<sup>1</sup>, ZHANG Yu-ming<sup>1</sup>, CHE Yong<sup>2</sup>, WANG Yue-hu<sup>1</sup>, SHAO Ke<sup>1</sup>

(1. Microelectronics Institute, Key Laboratory of Wide Band-Gap Semiconductor Materials and Devices of the Ministry of Education, Xidian University, Xi'an, Shaanxi 710071, China; 2. Engineering College of Armed Police Force, Xi'an, Shaanxi 710086, China)

**Abstract:** Based on the small signal equivalent circuit of SiC MESFETs, the trapping effect has been investigated in detail. The elements of  $R_{ds}''$ ,  $g_m''$  and  $C_{ss}$  have been involved in and the trapping emission mechanism is discussed in detail. Both positive and negative frequency dispersions of transconductance are simulated and analyzed with deep level traps located at the channel/buffer interface. The dispersion frequency is less than 1Hz at room temperature. However, with increasing temperature, the dispersion frequency increases can be of the order of MHz at 600K. By combining modeling techniques, material physics and self heating effects, the influences of the applied voltage and self heating effect are analyzed. The simulation indicates that the dispersion frequency increases with elevated temperature. The proposed model is valuable for the analysis of frequency dispersion in the device.

**Key words:** silicon carbide; MESFET; deep level trap; frequency characteristics

### 1 引言

碳化硅(SiC)材料以其优良的物理化学性能和电学性质,如宽禁带、高击穿电场、高载流子漂移速度、高热导率等,成为最具发展潜力的第三代半导体材料之一.基于这些材料优势,4H-SiC基射频MESFET有望在射频功率器件领域中,尤其是移动通信基站、相控阵雷达系统等方面发挥巨大的作用<sup>[1]</sup>.

近年来,为了提高SiC MESFET性能,如何表征和反映由器件制造工艺引入的陷阱效应受到研究者的关注.报道显示,陷阱效应对器件的影响除了直流*I-V*特性的电流滞后和膝电压偏移外,器件的射频放大特性也出现

不稳定性,主要表现为跨导和输出电阻的频率偏移(frequency dispersion),这很大程度上限制了功率输出特性<sup>[2]</sup>.

针对上述问题, Mitra等<sup>[3]</sup>采用DLTS(Deep Level Transient Spectroscopy)方法在100K~500K的温度范围内对氮离子注入的碳化硅器件进行测量,得到能带中的五个陷阱能级分别位于 $E_v+0.51\text{eV}$ (氮),  $E_v+0.6\text{eV}$ (钒),  $E_v+0.68\text{eV}$ ( $P3'$ ),  $E_v+0.768\text{eV}$ ( $P4'$ ),  $E_v+0.89\text{eV}$ ( $P5'$ ). Hallen等<sup>[4]</sup>同样采用DLTS方法进行测试,得到外延层中的陷阱主要来自 $E_c-0.18$ 和 $E_c-0.67\text{eV}$ 两个主要的受主能级. Cassoumi等<sup>[5]</sup>采用CTS(current transient spectroscopy)方法来研究MESFET中的不稳定的原因,测

量得到几种陷阱的激活能分别为 0.18、0.44、0.57、0.79 和 0.9eV. Mitchel 等<sup>[6]</sup>采用霍耳效应对半绝缘衬底上的外延材料进行测量,得到两个引起费米钉扎的主要深能级陷阱:  $E_c - 1.6\text{eV}$  和  $E_c - 1.1\text{eV}$ . 这些方法虽然能够直接测量得到器件中的陷阱能级,但陷阱效应对器件特性的影响,特别是频率特性的影响并没有得到深入分析. 为了更准确的指导器件设计和工艺改进方法,应建立准确的模型反映陷阱效应模型,深入分析器件频率偏移特性.

本文针对 4H-SiC 射频 MESFET 中的陷阱效应,首先建立了基于解析模型的器件小信号参数模型,同时在等效电路模型中加入陷阱的影响,引入能够反映陷阱影响的参数  $R_{ds}''$ 、 $g_m''$ 、 $C_{ss}$  等,在此基础上研究了陷阱效应的机理,分析了器件特性随频率偏移的情况.

### 2 模型

陷阱对器件小信号特性的影响主要表现为跨导和输出阻抗随着频率的变化发生偏移. 在 MESFET 基本等效电路模型的基础上,考虑陷阱的影响,得到器件的等效电路如图 1 所示. 其中,  $C_{gs}$ 、 $C_{gd}$ 、 $g_m'$ 、 $R_i$  和  $R_{ds}'$  从基本模型即可得到<sup>[7,8]</sup>, 在该模型中假设陷阱不存在. 而

$$Y_{11} = Y_g \left[ 1 + \frac{(k_3 C_{1+} + k_4 C_2)(h_2 + h_3 B_{1+} + h_4 B_2) - (h_3 C_{1+} + h_4 C_2)(k_2 + k_3 B_{1+} + k_4 B_2)}{(k_1 + k_3 A_{1+} + k_4 A_2)(h_2 + h_3 B_{1+} + h_4 B_2) - (k_2 + k_3 B_{1+} + k_4 B_2)(h_1 + h_3 A_{1+} + h_4 A_2)} \right] \quad (3)$$

$$Y_{12} = \frac{-Y_g Y_d}{(h_1 + h_3 A_{1+} + h_4 A_2)} \left[ 1 + \frac{(h_2 + h_3 B_{1+} + h_4 B_2)(k_1 + k_3 A_{1+} + k_4 A_2)}{(k_2 + k_3 B_{1+} + k_4 B_2)(h_1 + h_3 A_{1+} + h_4 A_2) - (k_1 + k_3 A_{1+} + k_4 A_2)(h_2 + h_3 B_{1+} + h_4 B_2)} \right] \quad (4)$$

$$Y_{21} = \frac{-Y_d}{(h_2 + h_3 B_{1+} + h_4 B_2)} \left[ - (h_3 C_{1-} - h_4 C_2) + (h_1 + h_3 A_{1+} + h_4 A_2) \frac{(k_3 C_{1+} + k_4 C_2)(h_2 + h_3 B_{1+} + h_4 B_2) - (h_3 C_{1-} - h_4 C_2)(k_2 + k_3 B_{1+} + k_4 B_2)}{(k_2 + k_3 A_{1+} + k_4 A_2)(h_2 + h_3 B_{1+} + h_4 B_2) - (k_2 + k_3 B_{1+} + k_4 B_2)(h_1 + h_3 A_{1+} + h_4 A_2)} \right] \quad (5)$$

$$Y_{22} = Y_d \left[ 1 + \frac{Y_d (k_1 + k_3 A_{1+} + k_4 A_2)}{(k_2 + k_3 B_{1+} + k_4 B_2)(h_1 + h_3 A_{1+} + h_4 A_2) - (k_1 + k_3 A_{1+} + k_4 A_2)(h_2 + h_3 B_{1+} + h_4 B_2)} \right] \quad (6)$$

式中相关参数见附录.

### 3 模拟结果

通过简化  $Y_{12} - Y_{21}$  和  $1/(Y_{22} + Y_{12})$  可以得到器件的全局跨导和输出电阻. 图 2 显示了不同漏极偏置下器

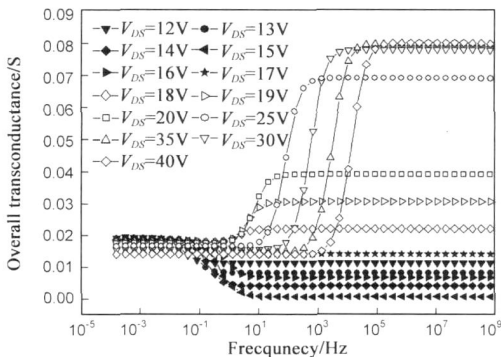


图 2 计算不同漏极电压下器件的全局跨导随频率的偏移

$g_m''$ 、 $R_{ds}''$ 、 $C_{ss}$  则是反映陷阱效应的参量. 根据跨导的定义,  $g_m''$  可以通过陷阱电流对  $V_{GS}$  求导得到:

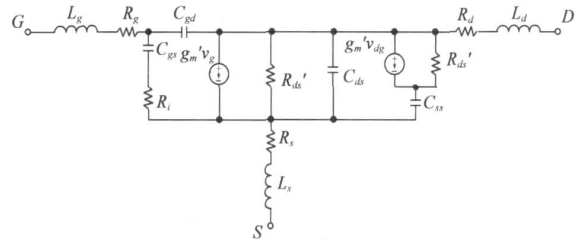


图 1 包含陷阱效应的等效电路图

$$g_m'' = qv_{sat} W a N_a \beta \left[ \frac{a_1 + 2a_2 V_C}{1 + a_1 + 2a_2 V_C} \right] \exp[-\beta(V_D - V_{Dn})] \quad (1)$$

高频  $R_{ds}$  可以表示为:

$$R_{ds}'' = \frac{t_d}{C_{ss}(1 + g_m'' R_{ds}')} \quad (2)$$

其中  $t_d$  是时间常数,  $C_{ss}$  与  $C_{gs}$  数值大致相同. 模型中的其他的数值如  $R_s$ 、 $C_{ds}$ 、 $L_g$  等, 可以通过模型计算得到<sup>[9]</sup>, 也可以通过实验测量得到<sup>[10]</sup>.

同样,  $Y$  参数的求解方法也在基本模型的基础上考虑了陷阱效应的影响.

件的全局跨导(overall transconductance)随频率的变化. 随着漏极电压的增大, 器件的跨导增大. 在低频条件下, 全局跨导随漏极偏置的增大主要是  $g_m'$  的贡献. 在高频条件下, 随着漏极偏置的增大, 全局跨导的频率偏移效应减弱, 这是因为随着  $V_{DS}$  的增大, 多数陷落的电子已经发射完毕, 发射电流减小. 文献<sup>[11]</sup>通过实验测量得到的 MESFET 跨导的发生频率偏移的数值大约在  $6.0 \times 10^{-1} \sim 5.0 \times 10^5 \text{Hz}$ , 这与我们的模拟结果是吻合的.

图 3 显示了不同漏极电压下输出电阻随频率的偏移 ( $V_{GS} = -1\text{V}$ ). 在较低的频率下, 器件全局输出电阻大约为:

$$R_{ds1} = R_s + R_d + R_{ds}'(1 + g_m' R_s) \quad (7)$$

当频率升高到转换频率之后, 器件输出电阻可以表示为:

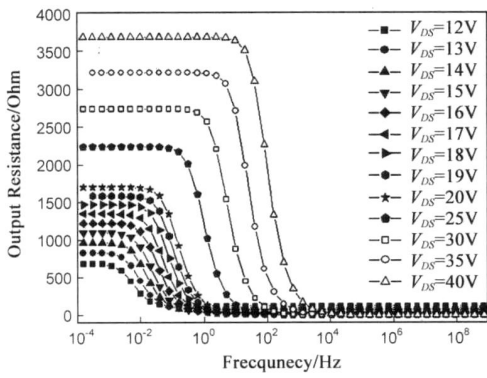


图 3 计算不同漏极电压下器件输出电阻随频率的偏移

$$R_{ds} \approx (R'_{ds} \parallel R''_{ds} \parallel 1/g'_m) (1 + g'_m R_s + g''_m R_d + \frac{R_d + R_s}{R'_{ds} \parallel R''_{ds}}) \quad (8)$$

上述表达式是通过简化  $Y_{22}$  得到的. 在较低的  $V_{DS}$  下, 输出电阻并没有随频率变化. 在较低的频率下, 由于含有较高的容性电抗,  $C_{ss}$  的电路分支可以看作是开路, 只有  $R'_{ds}$  对器件的全局阻抗起作用. 从式(2)可以看出,  $R'_{ds}$  总是远大于  $R''_{ds}$  和  $1/g'_m$ , 因此在高频下全局输出阻抗主要取决于  $R'_{ds}$  和  $1/g'_m$  的并联. 随着漏极电压的增大,  $R'_{ds}$  增大.

图 4 显示了不同栅压下, 跨导随频率变化的情况. 漏极电压为  $V_{DS} = 15.0V$ . 在低频条件下, 全局跨导主要取决于  $g'_m$ ,  $g'_m$  随着栅压的增大而增大. 当栅压进一步增大,  $g'_m$  逐渐饱和, 其增大的趋势逐渐减小. 在高频下, 全局跨导随着栅压的增大而减小. 图 5 显示了不同栅压下输出阻抗随频率变化的情况. 随着栅压减小,  $R'_{ds}$  增大,  $R'_{ds}$ 、 $1/g'_m$ 、 $R''_{ds}$  的并联分量主要取决于  $1/g'_m$ , 因此当栅压减小的时候, 输出阻抗随频率的偏移更为明显.

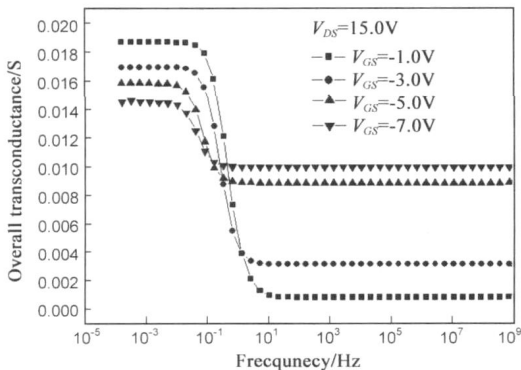


图 4 不同栅压下器件全局跨导随频率的偏移

通过计算还得到 MESFET 器件的短路电流增益和相位(如图 6). 在不同的工作点 ( $V_{DS} = 15.0V$  和  $30.0V$ ), 发生偏移的频率点出现明显改变. 由于器件的自升温效应<sup>[12]</sup>, 两个工作点的温度相差接近 100K. 在低温下 ( $V_{DS} = 15V$ , 功耗较小), 陷阱的陷落和发射时间较长, 相应的转换频率较低. 而在高温下 ( $V_{DS} = 30V$ , 功耗较

大), 陷阱的陷落和发射过程加剧, 器件参数的偏移发生在较高频段. 这与实验结果<sup>[13, 14]</sup> 以及本文前面的分析也是一致的.

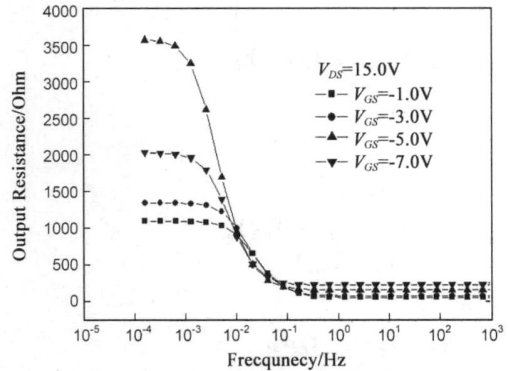


图 5 不同栅压下器件输出阻抗随频率的偏移

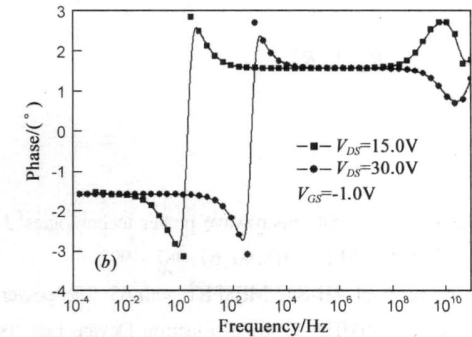
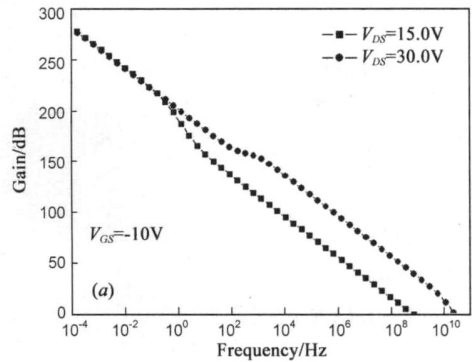


图 6 (a) MESFET 器件增益; (b) 相位

### 4 结论

本文建立了碳化硅 MESFET 器件陷阱效应模型, 模型对器件的频率特性进行仿真. 在此基础上, 提出陷阱效应等效电路, 能够反映出陷阱对器件频率特性的影响. 由于陷阱的存在, 器件的跨导和输出阻抗发生了频率偏移现象. 由于现有的多数大信号模型都是建立在低频小信号模型的基础上, 因此在模型中考虑陷阱效应的影响是非常重要的, 将有利于建立准确的大信号模型.

附录:

$$k_1 = -Y_{gs} - Y_{m1}$$

$$\begin{aligned}
 k_2 &= -Y_{ds1} \\
 k_3 &= Y_s + Y_{gs} + Y_{m1} + Y_{ds1} + Y_s \\
 k_4 &= -Y_{ss} \\
 h_1 &= -Y_{gd} + Y_{m1} - Y_{m2} \\
 h_2 &= Y_{gd} + Y_{ds1} + Y_{m2} + Y_{ds2} + Y_d \\
 h_3 &= -Y_{m1} - Y_{ds1} \\
 h_4 &= -Y_{ds2} \\
 A_1 &= (Y_{gs} + Y_g + Y_{gd}) / Y_{gs} \\
 A_2 &= \frac{Y_{ss}(Y_{gs} + Y_g + Y_{gd}) - Y_{m2}Y_{gs}}{Y_{gs}(Y_{ss} + Y_{ds2})} \\
 B_1 &= -Y_{gd} / Y_{gs} \\
 B_2 &= \frac{Y_{gd}(Y_{ds2} + Y_{m2}) - Y_{gd}Y_{ss}}{Y_{gs}(Y_{ss} + Y_{ds2})} \\
 C_1 &= -Y_g / Y_{gs} \\
 C_2 &= -\frac{Y_g Y_{ss}}{Y_{gs}(Y_{ss} + Y_{ds2})} \\
 Y_{m1} &= g_m' / (1 + j\omega C_{gs} R_i) \\
 Y_{m2} &= g_m'' \\
 Y_g &= 1 / (R_g + j\omega L_g) \\
 Y_s &= 1 / (R_s + j\omega L_s) \\
 Y_d &= 1 / (R_d + j\omega L_d) \\
 Y_{gs} &= j\omega C_{gs} / (1 + j\omega C_{gs} R_i) \\
 Y_{gd} &= j\omega C_{gd} \\
 Y_{ss} &= j\omega C_{ss} \\
 Y_{ds1} &= (1 + j\omega C_{ds} R_{ds}') / R_{ds}' \\
 Y_{ds2} &= 1 / R_{ds}''
 \end{aligned}$$

#### 参考文献:

- [1] Clarke, R C, et al. SiC microwave power technologies[J]. Proceedings of the IEEE, 2002, 90(6): 987- 992.
- [2] K E Moore, et al. 4H SiC MESFET with 65.7% power added efficiency at 850MHz[J]. IEEE Electron Device Lett, 1997, 18(2): 69- 70.
- [3] Mitra S, et al. Deep levels in ion implanted field effect transistors on SiC[J]. Solid State Electronics, 2003, 47(2): 193- 198.
- [4] A Hallen, et al. Ion implantation induced defects in epitaxial 4H SiC[J]. Materials Science and Engineering, 1999, B61- 62(7): 378- 381.

- [5] Gassoumi M, et al. Evidence of surface states for 4H SiC MESFETs on semi insulating substrates by current transient spectroscopy[A]. Microelectronics, 2004. 24th International Conference on[C]. Nis, Serbia and Montenegro, 2004. 417- 420.
- [6] W C Mitchell, et al. Fermi level control and deep levels in semi insulating 4H SiC[J]. Journal of Applied Physics, 1999, 86(9): 5040- 5045.
- [7] 王雷, 等. 4H SiC MESFET 高频小信号特性的模拟和分析[J]. 西安电子科技大学学报. 2004, 31(12): 825- 829. WANG Lei, et al. Simulation and analysis of high frequency small signal characteristics for 4H SiC MESFETs[J]. Journal of Xidian University, 2004, 31(12): 825- 829. (in Chinese)
- [8] Hongliang Lv, et al. Analytical model of FV characteristics of 4H SiC based on multiparameter mobility model[J]. IEEE Transactions on Electron Devices, 2004, 51(7): 1065- 1068.
- [9] Siriex, D, et al. A CAD-oriented nonlinear model of SiC MESFET based on pulsed I(V), pulsed S parameter measurements[J]. IEEE Transactions on Electron Devices, 1999, 46(3): 580 - 584.
- [10] S Manohar, et al. Direct determination of the bias dependent series parasitic elements in SiC MESFETs[J]. IEEE Transactions on Microwave Theory and Techniques, 2003, 51(2): 597 - 561.
- [11] Souvick Mitra, et al. Transconductance frequency dispersion measurements on fully implanted 4H SiC MESFETs[J]. Solid State Electronics, 2004, 48(1): 143- 147.
- [12] Royet A S, et al. Self-Heating effects in SiC MESFETs[J]. IEEE Transactions on Electron Devices, 2000, 47(11): 2221- 2227.
- [13] Siriex, D, et al. Characterization and modeling of nonlinear trapping effects in power SiC MESFETs[A]. Microwave Symposium Digest. , 2000 IEEE MTT-S International[C]. Boston, 2000. 765- 768.
- [14] Sghaier, N, et al. Study of trapping phenomenon in 4H SiC MESFETs: dependence on substrate purity[J]. IEEE Transactions on Electron Devices, 2003, 50(2): 297- 302.

#### 作者简介:

吕红亮 女, 1978 年生于新疆吐鲁番, 西安电子科技大学副教授. 主要从事 VLSI 器件研究. E-mail: hllv@mail.xidian.edu.cn  
张义门 男, 1941 年生于河南信阳, 西安电子科技大学教授, 博士生导师. 主要从事半导体器件仿真与模型研究.